

低消費電力型トンネルトランジスタ

—新しい半導体界面で次世代省エネ素子実現—



大学院情報科学研究科 情報エレクトロニクス専攻/量子集積エレクトロニクス研究センター

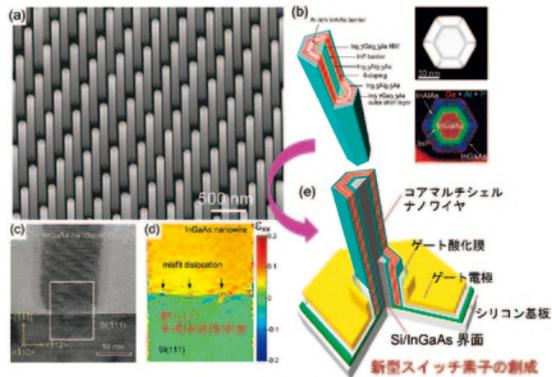
福岡 克広 准教授 Katsuhiro Tomioka

博士 (工学)

本研究では、髪の毛の数千分の1の大きさの非常に小さなナノワイヤで形成される、新しい半導体固相界面をスイッチ素子に応用することで、これまでにない低消費電力型FET・トンネルFETを提案・実現しました。

■研究の内容

スマートフォンやパソコンの頭脳となるマイクロプロセッサ・半導体集積回路は、基本素子となる電界効果トランジスタ (FET) を小さくし、現在では、およそ20-30億個のFETを敷き詰めることで、高性能化を実現しています。高性能化の一方で、このFETの消費電力の急増が深刻な問題となっています。これは、FETのスイッチング性能 (サブスレッショルド係数) に物理的な限界 (60mV/桁) があるためです。今後、抜本的な省エネルギー化を実現するためには、FETの物理限界を突破できる新しいスイッチ素子とその実用化が必要です。本研究では、これまでにない低消費電力型トンネルFETを提案・実現しました。



III-V/Si 固相界面による縦型トンネル HEMT 素子の開発

(a) 選択成長技術によるシリコン基板上的 III-V ナノワイヤアレイ、(b) 変調ドープ型コアマルチシェルナノワイヤの模式図と作製結果の断面 TEM 像、(c) Si/InGaAs ナノワイヤ界面の TEM 像、(d) 歪マッピング、(e) 縦型トンネル HEMT 素子構造

■応用例

- ・低消費電力型集積回路の実現
- ・低電圧回路用スイッチ素子
- ・センサーデバイス
- ・ヘルスケアデバイス

■産業界へのアピールポイント

本研究室では、MOVPE 選択成長法による半導体ナノワイヤの集積技術を確立し、広い分野で、新しい素子応用を展開しています。本研究の低電圧トランジスタ応用だけでなく、半導体ナノワイヤの作製技術など、ものづくりの基礎から共同研究を展開することができます。

■本研究に関連する知的財産

PCT/JP2010/005862 「トンネル電界効果トランジスタおよびその製造方法」

(日本：特許第 5652827 号 米国：特許第 8,698,254 号 欧州：10820133.6

中国：特許第 ZL201080043950.2 号 韓国：特許第 10-1663200 号)

北海道大学大学院情報科学研究科 情報エレクトロニクス専攻 集積電子デバイス研究室/量子集積エレクトロニクス研究センター

研究室ホームページ：<http://www.rciqe.hokudai.ac.jp/lab/ied/>



※お問い合わせは 北海道大学 産学・地域協働推進機構まで (最終ページ参照)